

(19) Japanese Patent Office
(12) Official Gazette (A)
(11) Publication Number: Sho 63-98115
(43) Date of Publication: April 28, 1988
(51) Int. Cl. H01G 4/18

Request for Examination: Not yet submitted

Number of Invention: 1 (4 pages)

(21) Application Number: Sho 61-244717
(22) Date of Filing: October 14, 1986
(71) Applicant: Unitika, LTD.
[Translation of Address Omitted]
(72) Inventors: Masakazu KITANO
Yasumitsu WATANABE
Kazutaka OKA
Mitsuhiko YAMASHITA
Hirokazu YAMAMOTO
[Translation of Address Omitted]

(54) [Title] Method for Producing the Thin-Film Dielectric Material for Capacitor

[Page 67 left col. line 5 – right col. line 11]

2. Claims

(1) A method for producing a thin-film dielectric material for capacitor comprising laminating a conductive metal layer as a lower electrode, an organic polymer thin-film layer, a thin-film dielectric layer and a conductive metal layer as an upper electrode in this order on at least one surface of an organic polymer film as a support substrate according to a required pattern of respective layers;

wherein patterns of the thin-film dielectric layer and the upper electrode are formed by using an oil margin method, the lower electrode, the

thin-film dielectric layer and the upper electrode are formed by an evaporation method, an ion plating method or a sputtering method, and the organic polymer thin-film layer is formed by a coating method or a printing method.

(2) The method for producing the thin-film dielectric material for capacitor according to claim 1, wherein the method comprises forming the lower electrode on the organic polymer film in a longitudinal direction with a required design so that a non-evaporated portion exists, forming the organic polymer thin-film layer on the lower electrode according to a required pattern with a desired width so that a non-printed portion remains in one end of the lower electrode, then forming the thin-film dielectric layer on the organic polymer thin-film layer with a width narrower than the organic polymer thin-film layer, and forming the upper electrode on a portion except an exposed portion of the lower electrode according to a required pattern with a desired width.

[Page 68 top left col. line 4 – top right col. line 12]

A conventional film capacitor uses an organic polymer film itself as a dielectric, thus having a low dielectric constant of about 2 to 5. In addition, the film thickness can be reduced only down to about $2 \mu m$ due to a technical problem. Therefore, in order to achieve a large capacitance, it is necessary to laminate a number of layers.

Also, a capacitor that is produced by applying an organic polymer on the top portion of a conductive material has been developed recently. However, reducing the thickness of the applied film to $1 \mu m$ or less causes a

problem concerning electric insulation.

On the other hand, an inorganic material has a dielectric constant higher than that of the organic polymer. However, it is difficult to be made into a thin-film. Consequently, it has a disadvantage in that larger capacitance is not possible in spite of the high dielectric constant. In addition, such steps as applying and burning lead to higher processing costs.

In order to solve the conventional disadvantages mentioned above, it is an object of the present invention to produce a capacitor having a thin dielectric film layer, a larger dielectric constant and good electric insulation.

(Summary of the Invention)

The inventors have made earnest efforts to develop an industrially profitable method for producing the thin-film dielectric material for capacitor, thereby leading to the method according to the present invention including laminating a conductive metal layer as a lower electrode, an organic polymer thin-film layer, a thin-film dielectric layer and a conductive metal layer as an upper electrode in this order on at least one surface of an organic polymer film as a support substrate according to a required pattern of respective layers.

* * * * *

⑫ 公開特許公報 (A)

昭63-98115

⑯ Int.Cl.⁴
H 01 G 4/18識別記号
厅内整理番号
F-6751-5E

⑬ 公開 昭和63年(1988)4月28日

審査請求 未請求 発明の数 1 (全 4 頁)

⑭ 発明の名称 コンデンサ用薄膜誘電体材料の製造方法

⑯ 特願 昭61-244717

⑯ 出願 昭61(1986)10月14日

⑯ 発明者 北野 正和 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内

⑯ 発明者 渡辺 康光 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内

⑯ 発明者 岡 和貴 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内

⑯ 発明者 山下 満弘 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内

⑯ 発明者 山本 博一 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内

⑯ 出願人 ユニチカ株式会社 兵庫県尼崎市東本町1丁目50番地

明 索

1. 発明の名称

コンデンサ用薄膜誘電体材料の製造方法

2. 特許請求の範囲

(1) 有機高分子フィルムを支持体基板とし、その少なくとも一方の面に下部電極としての導電性金属層、有機高分子薄膜層、薄膜誘電体層、及び上部電極としての導電性金属層を順次各層の必要なパターンに応じて積層してなるコンデンサ用薄膜誘電体材料を製造するに際して、薄膜誘電体層及び上部電極のパターン形成にオイルマージン法を用い、下部電極、薄膜誘電体層及び上部電極は、蒸着法、イオンプレーティング法あるいはスパッタリング法により形成され、有機高分子薄膜層はコート法あるいは印刷法により形成されることを特徴とするコンデンサ用薄膜誘電体材料の製造方法。

(2) 下部電極が、有機高分子フィルムの長手方

向に、必要な設計で非蒸着部分が存在するよう電極形成され、有機高分子薄膜層は、下部電極の片端に非印刷部分が残るよう、任意の幅で、必要なパターンに応じて形成され、かつ薄膜誘電体層は、有機高分子薄膜層より狭い幅で有機高分子薄膜層上に形成され、上部電極は、下部電極露出部を除いた部分に、任意の幅で、必要なパターンに応じて形成されることを特徴とする特許請求の範囲第1項記載のコンデンサ用薄膜誘電体材料の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、コンデンサ用薄膜誘電体材料の製造方法に関するものであり、産業上、有益に、小型・軽量化フィルムコンデンサを大量生産することを目的とする。

(従来の技術)(発明が解決しようとする問題点)
コンデンサの静電容量は、誘電体の誘電率と電極面積に比例し、電極間距離に反比例する。従っ

て、コンデンサの容量を大きくするためには、誘電体の誘電率を大きくするか、または、誘電体の厚みを薄くすることが必要とされる。

従来のフィルムコンデンサは、有機高分子フィルム自身を誘電体として用いているため、誘電率は2~5程度で低く、また、フィルム厚みを薄くするにも、技術的問題より2μm程度が限度であると考えられる。従って、静電容量を大きくするには、何層にも多層巻きをしなければならない。

また、最近では導電体上部に有機高分子を塗布して製造するコンデンサも開発されているが、塗布膜厚みを1μm以下に薄くすれば、電気絶縁性などに問題が生じてくる。

一方、無機材料は有機高分子に比べて誘電率が高いが、薄いフィルム状にすることが困難であるため、誘電率の割りに静電容量が大きくとれない欠点があり、また、塗布、焼成などの工程を経るため、加工費が高くつく。

そこで、本発明は従来のこのような欠点を解決

するため、誘電体膜厚が薄く、誘電率が大きく、かつ絶縁性のよいコンデンサを製造することを目的としている。

(問題点を解決するための手段)

本発明者らは、前記コンデンサ用薄膜誘電体材料の産業上、有益な製造方法を開発すべく鋭意研究を進めた結果、有機高分子フィルムを支持体基板とし、その少なくとも一方の面に下部電極とし

その導電性金属層、有機高分子薄膜層、導電性金属層、及び上部電極としての導電性金属層を各層の必要パターンに応じて順次積層するという本発明に到達したのである。

以下に、図面を参照して本発明を具体的に説明する。

まず、下部電極は、有機高分子フィルムの長手方向に、必要な設計で非蒸着部分が存在するよう蒸着法、イオンプレーティング法あるいはスパッタリング法を用いて電極形成される。導電性金属層としては、アルミニウム、亜鉛、金等があげられ、好ましくはアルミニウムを用いるのがよい。

ただし、フィルムの長手方向とはフィルムの巻き取り方向を意味し、フィルムの幅方向とは長手方向に交差する方向を意味する。有機高分子フィルム基板(1)上に(第1図)、テープマージン法、オイルマージン法、水溶性マージン法あるいは蒸着マスク法により、フィルムの長手方向に、必要な設計で下部電極(2)を形成する(第2図)。

この下部電極上に、必要なパターンに応じて、任意の幅で、それぞれの下部電極の片端に非印刷部分が残るように有機高分子薄膜層(3)を形成する(第3図)。有機高分子薄膜層としては、1kHzで測定した誘電正接が1%以下であり、膜厚0.1~0.7μmの範囲である熱可塑性樹脂、熱硬化性樹脂及び両者の混合物を用いるのがよい。ただし、膜厚が0.1μm以下では十分な電気絶縁抵抗が得られず、膜厚が0.7μm以上では断面積あたり大きな静電容量が得られないで実用的でない。たとえば、熱可塑性樹脂としては、ポリスチレン系、ポリエチレン系、ポリアミド系、ポリイ

ミド系、ポリスルホン系、ポリプロピレン系、ポリアリレート系、ポリエステル系等があげられ、熱硬化性樹脂としては、尿素系、メラミン系、フェノール系、エポキシ系、不飽和ポリエステル系、アルキド系、ウレタン系等があげられる。通常、好ましくはポリエステル系樹脂を用いるのがよいが、耐熱性を必要とする場合には、ポリアミド系、ポリイミド系、ポリスルホン系を用いるのがよい。有機高分子層の形成方法としては、どのような方法を用いてもよいが、コート法あるいは印刷法を用いるのが望ましい。

その上に、薄膜誘電体層(4)を蒸着法、イオンプレーティング法あるいはスパッタリング法を用いて成膜する(第4図)。その際、有機高分子薄膜層上に成膜するため、オイルマージンを用いてパターンを形成する。薄膜誘電体層としては、硫化亜鉛、酸化鉛、酸化珪素、酸化チタン、イツトリウム酸化物等があげられ、好ましくは硫化亜鉛を用いるのがよい。また、その膜厚は0.1~0.8μmの範囲がよい。ただし、膜厚が0.1μm

以下では十分な電気絶縁抵抗が得られず、膜厚が0.8 μm以上では膜自身の亀裂を生じ、歩留り率の低下を招く。

そして、その上に、上部電極としての導電性金属層を蒸着法、イオンプレーティング法あるいはスパッタリング法を用いて成膜する(第5図)。その際、下部電極露出部以外の部分に成膜するために、オイルマージンを用いてパターンを形成する。また、より高電気絶縁抵抗及び誘電特性が望まれる場合には、必要に応じて、薄膜誘電体層(4)と上部電極(5)との間に有機高分子薄膜層を付加してもよい。

その後、スリッターにより切り出すことによって(6)、コンデンサ用薄膜誘電体材料を得るのである(第6図)。これらを所望の容量単位を得るため、任意の長さで切り出すことによって巻き回し型コンデンサ、あるいは単位容量を切り出し、積層することによってチップ型コンデンサを得るのである。

以上、有機高分子フィルムを支持体基板とし、

その少なくとも一方の面に、下部電極としての導電性金属層、有機高分子薄膜層、薄膜誘電体層、及び上部電極としての導電性金属層を順次積層してなるコンデンサ用薄膜誘電体材料を製造するに際して、薄膜誘電体層、上部電極各層のパターン形成にオイルマージン法を用いることにより、連続大量生産が可能となり、産業上、有益であり、かつ歩留りのよい製造が可能となったのである。

(実施例)

以下に実施例を示して、本発明を図面を参照して具体的に説明する。

実施例1～5

支持体基板(1)として、フィルム厚6 μmのポリエチルフィルムを用い(第1図)。このフィルムの幅方向に、18 mmのピッチ、幅2 mmのパターンで、水溶性高分子層として、ヒドロキシプロピルセルロース(TCI-E.P., 東京化成)をフィルムの長手方向にグラビア印刷法により1 μm形成した。次に、この上全面に、A1を下部電極(2)として、真空蒸着法により0.06 μm

蒸着し、水洗により水溶性高分子層ならびに水溶性高分子層上のA1を同時に洗い出し、連続乾燥炉にて水分を蒸発させた(第2図)。次に、有機高分子薄膜層(3)として、それぞれの下部電極の片端に1 mm、そして、それに隣接する下部電極の非蒸着部分にも1 mmの、計2 mmの幅で非印刷部分が残るように、フィルムの長手方向にグラビア印刷法によりポリエチル樹脂(バイロン200、東洋紡)を0.3 μm形成した(第3図)。次いで、この非印刷部分の両端を1 mmずつ隠し、有機高分子層上に成膜できるような形になるように、オイルマージンを用いて硫化亜鉛薄膜誘電体層(4)をRFイオンプレーティング法により形成した(第4図)。すなわち、アルゴンをベルジヤー内に導入し、真空中 7×10^{-4} Torrに保ち、電圧2 kV、周波数13.56 MHzの高周波電界を100 W印加しながら、電子銃により硫化亜鉛蒸発母材を加熱蒸発させ、0.5 μm形成した。ただし、蒸発母材は純度99.99%の微粉末をプレス成型し、800℃で6時間真空焼結を行ったものを用いた。

そして、この上に、下部電極露出部1 mmと、その樹脂コート側1 mmの、計2 mmを隠すように、オイルマージンを用いて上部電極(5)としてA1を0.06 μm真空蒸着した(第5図)。次に、スリッターにより、それぞれの下部電極露出部と下部電極の非蒸着部分の間を切断し(6)、巻き取り、コンデンサ用薄膜誘電体材料を得た。

このコンデンサ用薄膜誘電体材料を素子巻機にかけて、設計静電容量20 nF(実施例1)、40 nF(実施例2)、60 nF(実施例3)、80 nF(実施例4)、100 nF(実施例5)コンデンサ素子を形成した。これらのコンデンサ素子に、亜鉛溶射により外部電極を形成し、樹脂モールド後、静電容量(1 kHzで測定)、電気絶縁抵抗(30 Vで測定)及び歩留り率を測定した。その結果を表1に示す。ただし、歩留り率はそれぞれサンプル100点を作成し、その内で、電気絶縁抵抗が 5×10^9 Ω以上のものを百分率で表したものである。

表 1.

	設計静電容量 (nF)	実測静電容量 (nF)	誘電正接 (%)	電気絶縁抵抗 ($10^9\Omega$)	歩留り率 (%)
実施例1	20	20.4	0.66	33	100
実施例2	40	41.1	0.67	20	100
実施例3	60	61.7	0.70	12	100
実施例4	80	82.3	0.71	10	100
実施例5	100	102.8	0.75	7	100

(発明の効果)

本発明によれば、次の効果を得ることができる。

- (1) 従来の金属化フィルムコンデンサと比較して、大幅に小型化されたコンデンサ用薄膜誘電体材料を、産業上、安価に製造できる。
- (2) 従来の薄膜コンデンサと比較して、電気絶縁抵抗の大きい、誘電正接の小さなコンデンサ用薄膜誘電体材料を、歩留りよく製造できる。

つまり、オイル マージン法を用いることにより、従来の方法に比べて工程が簡略化され、大幅なコストダウンが可能となった。また同時に、誘電正接が低く、電気絶縁抵抗、歩留り率の高いも

のを安定して製造することが可能となった。本発明により製造された薄膜誘電体材料は、従来のフィルムコンデンサの誘電体材料である金属化フィルムに比べて、製造加工工程上の取り扱いはほとんど変わらず、コンデンサ用の全く新規な優れた薄膜誘電体材料を、産業上、有益に製造することができる。

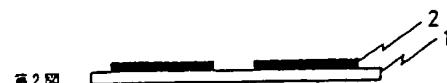
4. 図面の簡単な説明

第1図～第5図は、本発明の概略図である。

- 1 有機高分子フィルム基板
- 2 下部電極
- 3 有機高分子薄膜層
- 4 薄膜誘電体層
- 5 上部電極
- 6 切断位置

特許出願人 ユニチカ株式会社

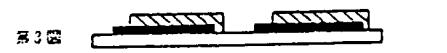
第1図



第2図



第3図



第4図



第5図

